

2/9/1
DIALOG(R)File 347:JAPIO
(c) 2001 JPO & JAPIO. All rts. reserv.

05169425 **Image available**
SEMICONDUCTOR DEVICE

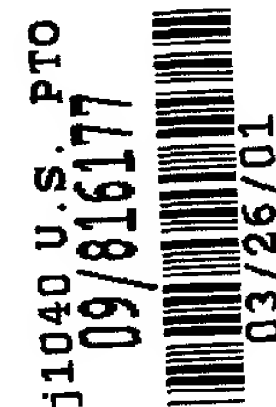
PUB. NO.: 08-124925 JP 8124925 A]
PUBLISHED: May 17, 1996 (19960517)
INVENTOR(s): KONDO ICHIJI
 NORITAKE CHIKAGE
APPLICANT(s): NIPPONDENSO CO LTD [000426] (A Japanese Company or
 Corporation), JP (Japan)
APPL. NO.: 06-253949 [JP 94253949]
FILED: October 19, 1994 (19941019)
INTL CLASS: [6] H01L-021/3205; H01L-021/321
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)
JAPIO KEYWORD: R129 (ELECTRONIC MATERIALS -- Super High Density Integrated
 Circuits, LSI & GS

ABSTRACT

PURPOSE: To obtain a semiconductor device excellent in adhesion between a Cu film and a barrier metal at the bump electrode part of a flip-chip or the wiring part of LSI.

CONSTITUTION: A functional element, i.e., a transistor, is formed on a silicon substrate 1 and provided with a bump electrode 8 for making a contact with an external board 11. A metal film 3 is deposited on the surface of the silicon substrate 1, an insulation film 4 is deposited thereon and a part of the metal film 3 is exposed through a contact hole 4a. A barrier metal 5 is deposited on the metal film 3 in the contact hole 4a and an adhesion layer 6 of titanium is formed thereon followed by formation of a Cu film 7 for growing a bump further thereon. Finally, a bump electrode 8 of Cu is formed on the Cu film 7 for growing a bump.

?t 3/9/1



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-124925

(43) 公開日 平成8年(1996)5月17日

(51) Int.Cl.⁶

H 0 1 L 21/3205
21/321

識別記号

庁内整理番号

F I

技術表示箇所

9169-4M

9169-4M

H 0 1 L 21/ 88

21/ 92

T

6 0 3 D

6 0 4 B

審査請求 未請求 請求項の数5 O L (全 6 頁)

(21) 出願番号

特願平6-253949

(22) 出願日

平成6年(1994)10月19日

(71) 出願人 000004260

日本電装株式会社

愛知県刈谷市昭和町1丁目1番地

(72) 発明者 近藤 市治

愛知県刈谷市昭和町1丁目1番地 日本電
装 株式会社内

(72) 発明者 則武 千景

愛知県刈谷市昭和町1丁目1番地 日本電
装 株式会社内

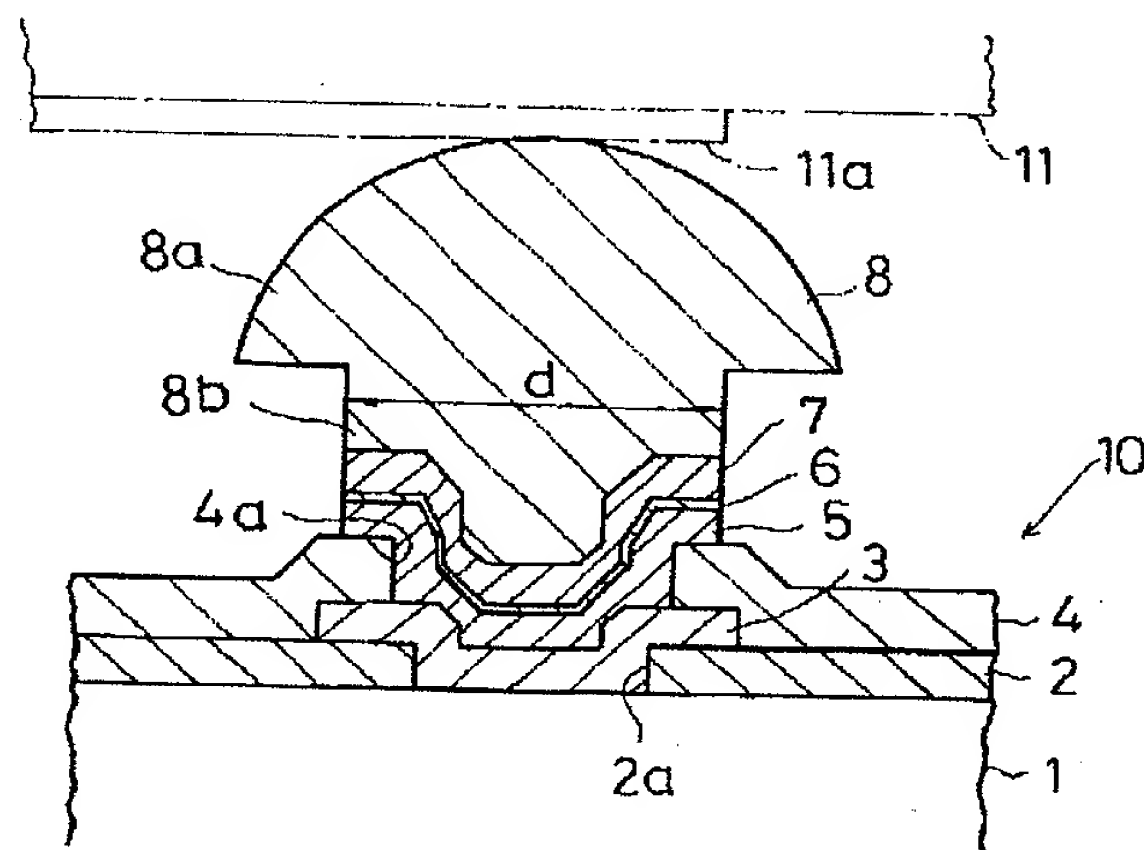
(74) 代理人 弁理士 恩田 博宣

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 フリップチップの bumps 電極部や L S I 配線部において C u 膜とバリアメタルとの密着性に優れた半導体装置を提供することにある。

【構成】 シリコン基板 1 には機能素子としてのトランジスタが形成され、トランジスタと外部基板 11 とのコンタクトをとるための bumps 電極 8 が設けられている。シリコン基板 1 の表面には金属膜 3 が形成され、金属膜 3 の上に絶縁膜 4 が形成され、コンタクトホール 4 a により金属膜 3 の一部が露出している。コンタクトホール 4 a 内での金属膜 3 の上にはバリアメタル 5 が形成され、バリアメタル 5 上にはチタンよりなる接着層 6 が形成され、その上に bumps 成長用 C u 膜 7 が形成されている。bumps 成長用 C u 膜 7 の上に C u よりなる bumps 電極 8 が形成されている。



【特許請求の範囲】

【請求項1】 電極材料または配線材料であるCu膜と、バリアメタルとの間に、チタンよりなる接着層を配置したことを特徴とする半導体装置。

【請求項2】 前記バリアメタルの材料は、TiN、W、TiW、W-N、TiW-Nのいずれか1つである請求項1に記載の半導体装置。

【請求項3】 前記接着層の膜厚は、2nm以上で100nm以下である請求項2に記載の半導体装置。

【請求項4】 フリップチップに形成した機能素子と基板とのコンタクトをとるためのバンプ電極を有する半導体装置において、

フリップチップ表面に形成された金属膜と、
前記金属膜の上に形成され、当該金属膜の一部を露出するコンタクトホールを有する絶縁膜と、
前記コンタクトホール内の金属膜の上に形成されたバリアメタルと、
前記バリアメタル上に形成されたチタンよりなる接着層と、

前記接着層の上に形成されたバンプ成長用Cu膜と、
前記バンプ成長用Cu膜の上に形成された金属製のバンプ電極とを備えたことを特徴とする半導体装置。

【請求項5】 前記バンプ電極の根元部の径が30μm以上である請求項4に記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、半導体装置に係り、詳しくは、異なる材料からなる導電性材料を電氣的に接続するための技術に関するものである。

【0002】

【従来の技術】 近年、コストダウンを図るためにコンピュータなどの電子機器の高集積化・高密度実装化が望まれている。その中ではんだバンプ突起電極を用いたフリップチップ実装方法においては高性能で高密度実装化が着目されている。フリップチップ実装技術は、半導体素子の取り出し部分に半球状の電極（バンプ電極）を形成して、外部の基板にそのバンプ電極と対応するパターンを設けておき、はんだ付けするものである。このバンプ電極は半導体チップが微細化していくと必然的にバンプ電極も小型化することになり、例えば、特開平4-217323号公報で示されるように、電極の取り出し部分にバリアメタルとしてチタン（Ti）をスパッタ法などで形成した後にバンプ電極材を蒸着法もしくはメッキ法などで形成したものが知られている。しかし、この場合、後工程での、水素と窒素の混合ガス中での熱処理の際にTiが水素脆化を起し強度劣化が生じるという問題がある。そこで、バリアメタルとして窒化チタン（TiN）を利用することが考えられている。

【0003】 又、LSIにおいては電子機器の高集積化・高密度実装化のために、配線の微細化が着目されてお

り、配線材料として低抵抗でありマイグレーション耐性に優れているCu配線が着目されている（例えば、1994年第55回応用物理学会予稿集、617頁、19a-ZD-9、TiWN/Cu/TiWN積層配線のエレクトロマイグレーション耐性、森ら）。

【0004】

【発明が解決しようとする課題】 しかし、フリップチップ実装技術においてバリアメタルとしてTiNを用いると、Cu膜との安定した密着性が得られない。つまり、TiNとCu膜とは密着性が低く、この接触部分での強度劣化が生じる。これは、高集積化によるバンプ数の増加に対し、バンプ電極の根元部の径を微細化することが困難となり、チップ内のバンプ電極の占有面積が大きくなりコストアップを招いてしまう。

【0005】 又、LSIに関しては配線材料としてCuを用いた場合には、バリアメタルとの密着性が悪く剥離するという問題がある（例えば、1994年第55回応用物理学会予稿集、725頁、21p-ZD-5、Cu-バリアメタル密着性の接触角による評価、古谷ら）。

【0006】 そこで、この発明の目的は、フリップチップのバンプ電極部やLSI配線部においてCu膜とバリアメタルとの密着性に優れた半導体装置を提供することにある。

【0007】

【課題を解決するための手段】 請求項1に記載の発明は、電極材料または配線材料であるCu膜と、バリアメタルとの間に、チタンよりなる接着層を配置した半導体装置をその要旨とする。

【0008】 請求項2に記載の発明は、請求項1に記載の発明における前記バリアメタルの材料は、TiN、W、TiW、W-N、TiW-Nのいずれか1つである半導体装置をその要旨とする。

【0009】 請求項3に記載の発明は、請求項2に記載の発明における前記接着層の膜厚は、2nm以上で100nm以下である半導体装置をその要旨とする。請求項4に記載の発明は、フリップチップに形成した機能素子と基板とのコンタクトをとるためのバンプ電極を有する半導体装置において、フリップチップ表面に形成された金属膜と、前記金属膜の上に形成され、当該金属膜の一部を露出するコンタクトホールを有する絶縁膜と、前記コンタクトホール内の金属膜の上に形成されたバリアメタルと、前記バリアメタル上に形成されたチタンよりなる接着層と、前記接着層の上に形成されたバンプ成長用Cu膜と、前記バンプ成長用Cu膜の上に形成された金属製のバンプ電極とを備えた半導体装置をその要旨とする。

【0010】 請求項5に記載の発明は、請求項4に記載の発明における前記バンプ電極の根元部の径が30μm以上である半導体装置をその要旨とする。

【0011】

【作用】請求項1に記載の発明によれば、Cu膜とバリアメタルとの間にチタンよりなる接着層が配置される。このチタンはCu膜とバリアメタルとも密着性が高く、剥離や強度劣化を起こしにくい。

【0012】請求項2に記載の発明によれば、請求項1に記載の発明の作用に加え、特定の安定したバリアメタル材料を利用して安定した密着性が確保される。請求項3に記載の発明によれば、請求項2に記載の発明の作用に加え、接着層の膜厚が、2nm以上で100nm以下となる。その結果、安定した密着性が確保される。

【0013】請求項4に記載の発明によれば、バンプ成長用Cu膜とバリアメタルとの間にチタンよりなる接着層が配置される。このチタンはバンプ成長用Cu膜とバリアメタルとも密着性が高く、剥離や強度劣化を起こしにくい。

【0014】請求項5に記載の発明によれば、請求項4に記載の発明の作用に加え、バンプ電極の根元部の径が30μm以上となり、安定した密着性が確保される。

【0015】

【実施例】以下、この発明をフリップチップのバンプ電極構造に具体化した一実施例を図面に従って説明する。

【0016】図1は半導体装置におけるフリップチップ10のバンプ突起電極部の断面構造を示している。本フリップチップ10においてはシリコン基板1（ウェハ）にCuよりなるバンプ電極8が設けられている。

【0017】シリコン基板1（ウェハ）には機能素子としてのトランジスタ（図示略）が形成されている。このトランジスタと外部の基板11とのコンタクトをとるためにバンプ電極8が用いられる。つまり、バンプ電極8を基板11のパターン11aにはんだ付けで接合することによりトランジスタが電氣的に接続される。

【0018】以下にバンプ突起電極部の詳細を説明していく。シリコン基板1の上面（表面）は酸化膜2にて覆われている。この酸化膜2の一部に開口部2aが形成され、開口部2aにてシリコン基板1の一部が露出している。開口部2a内を含む酸化膜2の上には、所定のパターンの金属膜3が配置されている。金属膜3は、珪素ならびに銅を含むアルミからなり、膜厚が0.5～1.5μmとなっている。

【0019】金属膜3の上には絶縁膜4が形成され、この絶縁膜4には1～2μmの膜厚の窒化シリコン等が用いられている。絶縁膜4の一部には方形または円形のコンタクトホール（開口部）4aが形成され、コンタクトホール4aにより金属膜3の一部が露出している。

【0020】尚、酸化膜2、絶縁膜4の代わりに、燐ーボロンシリケートガラス膜（パッシベーション膜）を用いてもよい。コンタクトホール4a内を含む絶縁膜4の上には、所定のパターンのバリアメタル5と接着層6とバンプ成長用Cu膜（バンプ下地金属）7とからなる薄膜の積層体が形成されている。バリアメタル5は金属膜

3と導電接触しており、このバリアメタル5はTiN（窒化チタン）よりなり、金属膜3の材料であるアルミに対するバリア効果を有する。又、接着層6はTi（チタン）よりなり、Tiはバリアメタル5とCu膜との密着性がよい。このようにTiよりなる接着層6を介してバリアメタル5とバンプ成長用Cu膜7とが接合されているので、バリアメタル5とバンプ成長用Cu膜7との密着性が高いものとなっている。

【0021】さらに、バンプ成長用Cu膜7はバンプ電極用金属であるCuとなじみがよい。薄膜積層体を構成する各膜の膜厚は、バリアメタル5が0.05～0.6μm、接着層6が2～100nm、バンプ成長用Cu膜7が0.2～1.5μm程度である。

【0022】バンプ成長用Cu膜7の上には、Cuよりなるバンプ電極8が電解めっき法にて形成されている。バンプ電極8は、半球状部8aと、半球状部8aの根元の円柱状の根元部8bとからなり、根元部8bの端面がバンプ成長用Cu膜7と接している。バンプ電極8の根元部8bの径（外径）dは30～250μmとなっている。

【0023】次に、半導体装置の製造方法を図2～図4説明する。図2には、バンプ電極を作り込む前のシリコン基板1（ウェハ）の状態を示す。シリコン基板1の表面に酸化膜2を形成するとともに、酸化膜2に開口部2aを形成する。そして、開口部2a内を含む酸化膜2の上に、0.5～1.5μmの膜厚の金属膜（アルミ膜）3を形成し、所定の形状にパターニングする。さらに、金属膜3の上を含む酸化膜2の上に絶縁膜4（1～2μmの膜厚の窒化シリコン等）を形成する。さらに、絶縁膜4の一部に方形または円形等のコンタクトホール（開口部）4aをパターニングし、金属膜3の一部を露出する。

【0024】引き続き、図3に示すバリアメタル被着工程では絶縁膜4のコンタクトホール4a内を含む絶縁膜4の上に、膜厚が0.05～0.6μmのバリアメタル（TiN膜）5と、膜厚が2～100nmの接着層（Ti膜）6と、膜厚が0.2～1.5μm程度のバンプ成長用Cu膜7（バンプ下地金属）とをスパッタ法により全面に被着する。

【0025】さらに、図4に示す電解めっきによるバンプ電極の成長工程においては、まずフォトレジスト膜9を全面にコーティングし、フォトリソプロセスによってめっき用の窓9aを明け、フォトレジスト膜9をマスクとし、かつバンプ成長用Cu膜7をめっき電極としてバンプ電極8となるCu膜を電解めっき法によって例えば3～50μmの厚みに成長させる。この電解めっきにより半球状部8aと円柱状の根元部8bとからなるバンプ電極8が形成される。

【0026】そして、図1に示すように、バンプ成長用Cu膜7、接着層6およびバリアメタル5の除去工程に

5

においては、フォトレジスト膜9を取り除き、バンプ電極8をマスクとしてバンプ成長用Cu膜7、接着層6およびバリアメタル5をエッチングする。

【0027】その後、トランジスタ特性を回復するために、窒素をパージガスとし、水素ガスをフォーミングガスとした混合ガス中にて350～450℃、5～60分の熱処理を行う。この窒素と水素の混合ガスでの熱処理は、チップをパッケージなどに組付けるアッセンブリーはんだ組付工程においてもなされる場合がある。

【0028】この窒素と水素の混合ガスでの熱処理において、接着層(Ti膜)6は薄く、かつ、バリアメタル5上に配置されていることにより、Tiが水素脆化することはない。

【0029】接着層6(Ti膜)を用いてバンプ電極を形成することによる密着性向上効果を確認するために各種の実験を行った。その結果を、図5、6、7に示す。図5には、バリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合と、バリアメタルとしてTiNを用い接着層(Ti膜)6を介してバリアメタルとCu膜とを接合した場合の引張強度の測定結果を示す。尚、このときの測定条件としては、バンプ電極8の根元部8bの径 $d=160\mu\text{m}$ とし、接着層6の膜厚を10nmとしている。又、窒素と水素の混合ガスでの熱処理の前後でも引張強度を測定している。

【0030】引張強度の下限值(許容される下限値)としては、実際の使用にあたり必要とされる30gf/バンプとした。この図5から、バリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合に比べ、バリアメタルとしてTiNを用い接着層(Ti膜)6を介してバリアメタルとCu膜とを接合した場合の方が、引張強度分布が狭く、かつ、引張強度の分布の平均値(図5で黒丸、白丸で示す)が高い値となっている。このように接着層(Ti膜)6を介在することにより、引張強度分布が狭くなり製品バラツキが少なくなるとともに、引張強度分布の中心値が高い値となりバリアメタルとCu膜の密着性が向上していることが分かる。

【0031】又、バリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合においては、引張強度を下限值である30gf/バンプ以上とすることはできないが(より正確には、引張強度分布での各値を30gf/バンプ以上とすることはできないが)、接着層(Ti膜)8を介在させた場合においては、引張強度を下限值の30gf/バンプ以上にできる。

【0032】図6にはバリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合と、バリアメタルとしてTiNを用い接着層(Ti膜)6を介してバリアメタルとCu膜とを接合した場合におけるバンプ根元部の径 d を変えた際の引張強度の測定結果を示す。尚、このときの測定条件としては、接着層6の膜厚を10nmとしている。

6

【0033】この図6から、バリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合に比べ、バリアメタルとしてTiNを用い接着層(Ti膜)6を介してバリアメタルとCu膜とを接合した場合の方が、いずれのバンプ根元部の径 d においても、引張強度分布が狭く、かつ、引張強度の分布の平均値(図6で黒丸、白丸で示す)が高い値となっている。このように接着層(Ti膜)6を介在することにより、引張強度分布が狭くなり製品バラツキが少なくなるとともに、引張強度分布の中心値が高い値となりバリアメタルとCu膜の密着性が向上していることが分かる。

【0034】又、バリアメタルとしてTiNを用い直接バリアメタルとCu膜とを接合した場合においては、いずれの d 値に対しても引張強度を下限值である30gf/バンプ以上とすることはできないが(より正確には、引張強度分布での各値を30gf/バンプ以上とすることはできないが)、接着層(Ti膜)6を介在させた場合においては、バンプ根元部の径 d を30 μm 以上とすれば引張強度を下限值の30gf/バンプ以上にできる。換言すれば、バンプ根元部の径 d を30 μm にすれば、必要とされる引張強度を確保しつつコストダウンのために最もバンプ電極の微細化を図ることができる。

【0035】図7には接着層(Ti膜)6の膜厚を変えた場合における引張強度の測定結果を示す。尚、このときの測定条件としては、バリアメタルとしてTiNを使用している。

【0036】図7から、引張強度の下限值である30gf/バンプ以上とするためには、接着層6の膜厚を2nm～100nmとすればよいことが分かる。より正確には、接着層6の膜厚を2nm～100nmとすれば、引張強度分布での各値を30gf/バンプ以上とすることができる。これは、接着層(Ti膜)6の膜厚は薄過ぎるとその接着効果が薄れ、厚過ぎると脆化が発生するためである。

【0037】このように本実施例では、電極材料であるCu膜7と、バリアメタル5との間に、チタンよりなる接着層6を配置した。つまり、コンタクトホール4a内での金属膜3の上に形成されたバリアメタル5に対し、チタンよりなる接着層6を介してバンプ成長用Cu膜7を配置した。このチタンはCu膜7とバリアメタル5とも密着性が高く、剥離や強度劣化を起こしにくく、安定したバンプ電極構造を確保することができ、微細化に優れたものにできる。

【0038】又、バリアメタル5の材料は、TiNとした。よって、特定の安定したバリアメタル材料を利用して安定した密着性を確保することができる。さらに、接着層6の膜厚は、2nm以上で100nm以下とした。よって、図7に示したように引張強度を下限值の30gf/バンプ以上にでき、安定した密着性を確保することができる。

7

【0039】さらには、バンプ電極8の根元部8bの径dを $30\mu\text{m}$ 以上としたので、図6に示したように引張強度を下限値の 30gf /バンプ以上にでき、安定した密着性を確保することができる。換言すれば、バンプ電極8の根元部8bの径dを $30\mu\text{m}$ 以上で、かつ、 $30\mu\text{m}$ に近い値にすることによりバンプ電極8を縮小化でき高集積化を図ることができる。

【0040】尚、この発明はフリップチップ構造の他にも、LSIにおいて配線材料としてCu配線を用い、配線の微細化を図る場合に具体化してもよい。つまり、図1を用いてその構造を簡単に説明すると、図1において符号5に示す部材を電極とし、符号7に示す部材をCu配線とし、符号6に示す部材をチタンよりなる接着層とした構造に具体化してもよい。ここで、LSI配線においてAl合金/Ti/TiN/Ti構造にすると、Al合金とTiN間のTiはAl合金配線と容易に金属間化合物を作り利用が困難であるが、これに対しCuとTiは通常のプロセスで行われる熱処理($400\sim 500^\circ\text{C}$)では数nmの金属間化合物を形成するのみでCu膜特性に悪影響を及ぼさない。

【0041】又、バリアメタル5の材料はTiNの他にも、W、TiW、W-N、TiW-Nのいずれか1つを用いてもよい。この場合にも、TiNを使用した場合と同様な特性が得られ、特定の安定したバリアメタル材料を利用して安定した密着性を確保することができる。つまり、W、TiW、W-N、もしくはTiW-Nを用いても、図5、6、7に示した特性に近似した特性が得られることを本発明者らは確認している。

【0042】又、バリアメタル5の材料として窒化物を用いた場合において、バリアメタルの成膜前にTi層を

8

成膜してもよい。この場合には、Al膜3との導通性を良好にする効果がある。

【0043】

【発明の効果】以上詳述したように請求項1に記載の発明によれば、Cu膜とバリアメタルとの密着性に優れたものにできる。

【0044】請求項2、3に記載の発明によれば、請求項1に記載の発明の効果に加え、安定したバンプ電極構造や配線構造を確保することができる。請求項4に記載の発明によれば、請求項1に記載の発明の効果に加え、安定したバンプ電極構造を確保することができる。

【0045】請求項5に記載の発明によれば、請求項4に記載の発明の効果に加え、安定した密着性を確保することができる。

【図面の簡単な説明】

【図1】実施例の半導体装置の断面図。

【図2】実施例の半導体装置の製造工程を示す断面図。

【図3】実施例の半導体装置の製造工程を示す断面図。

【図4】実施例の半導体装置の製造工程を示す断面図。

【図5】引張強度の測定結果を示す図。

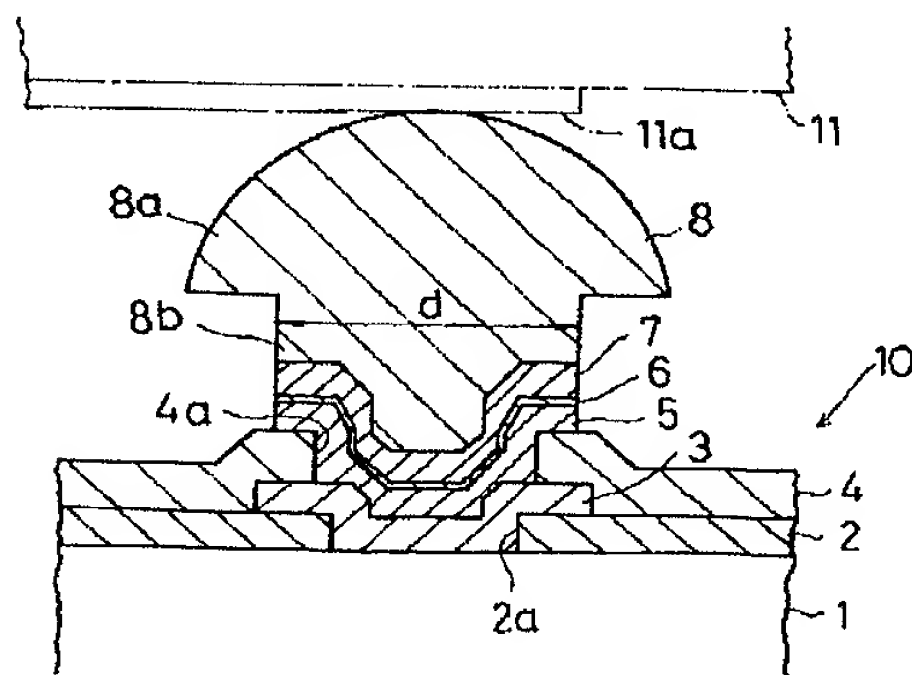
【図6】バンプ根元部の径に対する引張強度の測定結果を示す図。

【図7】接着層の膜厚に対する引張強度の測定結果を示す図。

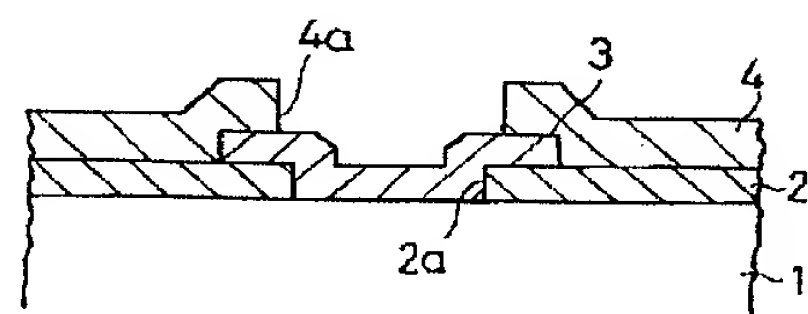
【符号の説明】

3…金属膜、4…絶縁膜、4a…コンタクトホール、5…バリアメタル、6…接着層、7…バンプ成長用Cu膜、8…バンプ電極、8b…根元部、10…フリップチップ、11…基板

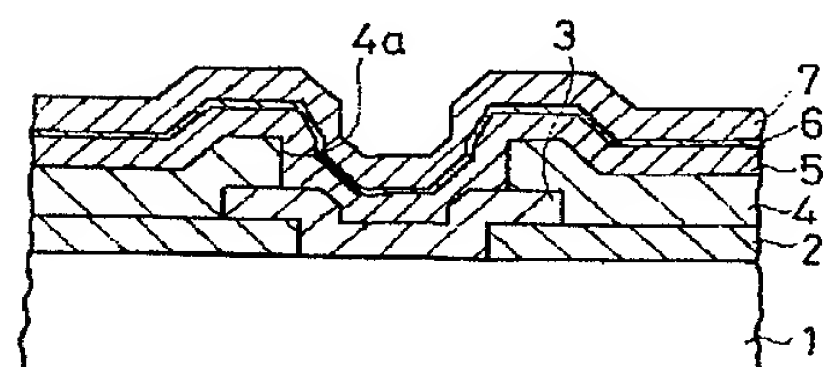
【図1】



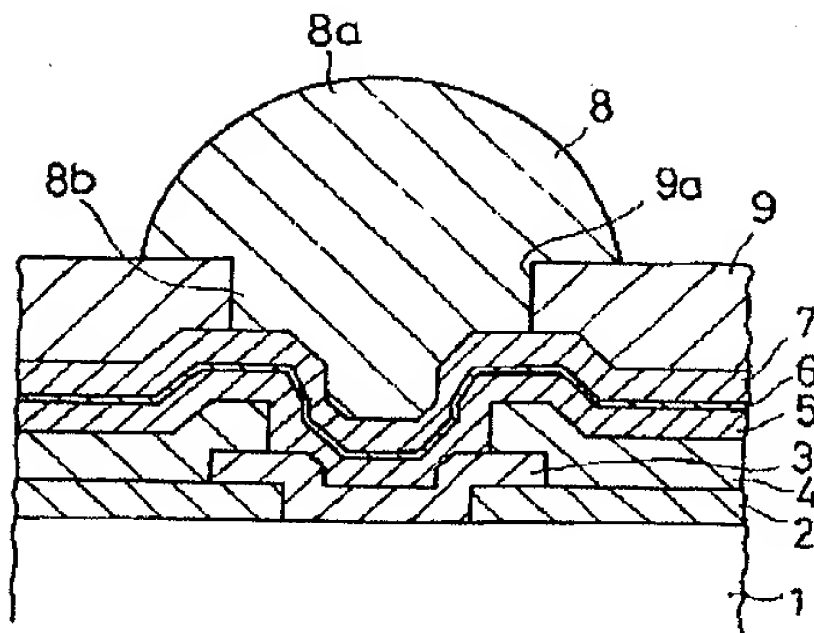
【図2】



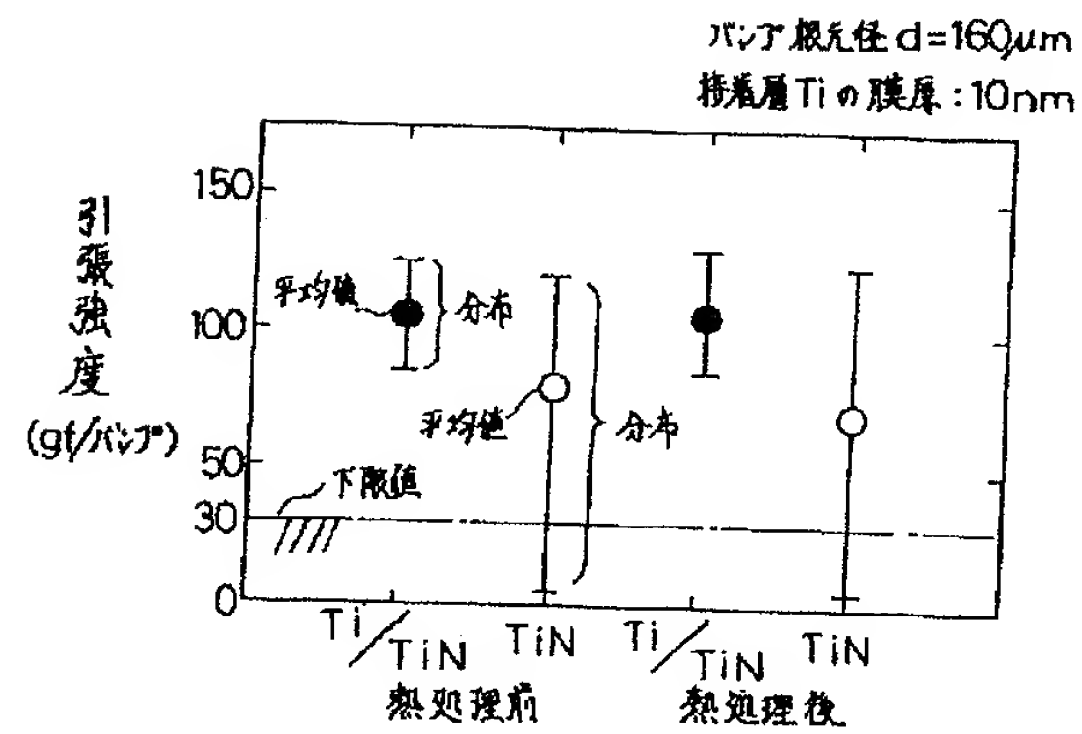
【図3】



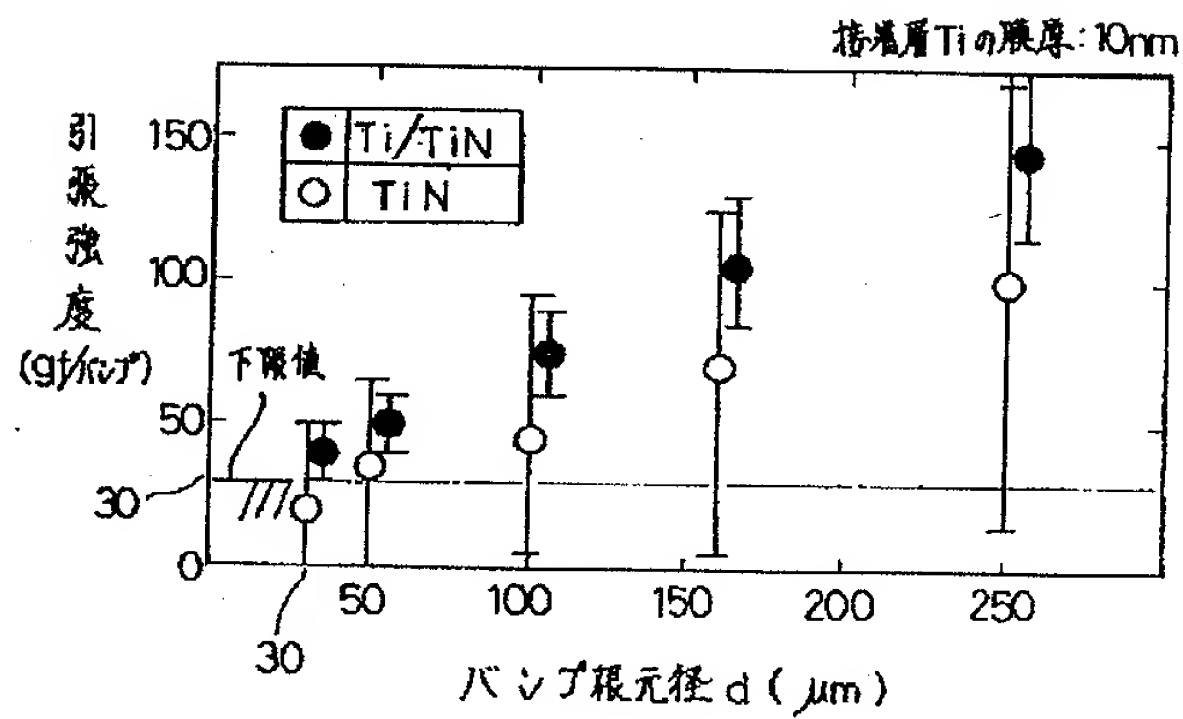
【図4】



【図5】



【図6】



【図7】

